

# Simulación de Mosfet de potencia en carburo de silicio



Leobardo Hernández González<sup>1</sup>, Climaco Arvizu Ogilvie<sup>1</sup>, Marco Antonio Rodríguez<sup>2</sup>, Abraham Claudio Sanchez<sup>3</sup>, Jesús Aguayo Alquisira<sup>3</sup>

<sup>1</sup>ESIME-C IPN; Av. Sta. Ana 1000, Col. San Fco. Culhuacán; C.P. 04430, México D.F.

<sup>2</sup>Universidad Autónoma del Carmen, CP. 24180, Ciudad del Carmen, Campeche, México.

<sup>3</sup>Centro Nacional de Investigación y Desarrollo Tecnológico (CENIDET) Cuernavaca, Morelos, México.

E-mail: lhernandezg@ipn.mx

(Recibido el 10 de Abril de 2014, aceptado el 27 de Noviembre de 2014)

## Resumen

Se presentan resultados de simulación y experimentales del Mosfet de potencia en carburo de silicio (SiC-Mosfet). El análisis de simulación obtenido se focaliza principalmente en el comportamiento de la señal de compuerta dependiente de las variaciones de la corriente de drenaje,  $I_D$ , datos que se utilizan en el desarrollo de un esquema de detección de avería en dispositivos de potencia aplicado a circuitos convertidores. Para la obtención de una simulación con una mejor aproximación a la realidad, se utilizó el modelo del SiC-Mosfet proporcionado por el fabricante: CREE. Para la comprobación y validación de los resultados de simulación obtenidos, se utilizó un convertidor de potencia tipo elevador como circuito de conmutación del Mosfet. La comparación de la simulación y datos experimentales, permite determinar el valor más adecuado de resistencia de compuerta, y de esta forma observar con gran detalle el comportamiento de la capacitancia de compuerta-fuente, para la ubicación de umbrales de detección de dispositivo dañado y su posterior incorporación a un sistema de detección de averías.

**Palabras clave:** Simulación Pspice, Mosfet de potencia, Carburo de Silicio.

## Abstract

Simulation results and experimental power MOSFET in silicon carbide (SiC-MOSFET) are presented. The obtained simulation analysis is focuses primarily on the behavior of the gate-source signal dependent of changes the drain current,  $I_D$ , data used in the development of fault detection scheme in power devices applied to converter circuits. To obtain a simulation with a better approximation to reality, was used a SiC-MOSFET model provided by the manufacturer: CREE. For the verification and validation of the simulation results obtained, a boost converter was design as switching circuit of MOSFET. The comparison of simulation and experimental data, allow determine the most appropriate value of gate resistor, and this manner to observe with great detail the behavior of the capacitance of gate-source, for the better location of detection thresholds of damaged device and its subsequent incorporation into a system of fault detection.

**Keywords:** Pspice simulation, power Mosfet, silicon carbide.

**PACS:** 64.60.Bd, 64.70.kg, 72.20

**ISSN 1870-9095**

## I. INTRODUCCIÓN

El carburo de silicio (SiC) es uno de los materiales idóneos para reemplazar al silicio en la fabricación de dispositivos de potencia, debido a sus superiores propiedades físicas. Estas propiedades son: una banda prohibida más amplia (2x), una velocidad de saturación de electrones más elevada (2x) y una mayor conductividad térmica (5x) [1, 2, 3, 4, 5]. De los distintos dispositivos de potencia que se han fabricado en SiC, el Mosfet de potencia es una de las estructuras en semiconductores donde se vislumbra una gran aplicación y reemplazo de su contraparte (silicio), principalmente en convertidores de potencia. Las altas características eléctricas del SiC-Mosfet (mayor capacidad de corriente y voltaje) imponen la necesidad de adicionar un subsistema

de detección de fallas tempranas, principalmente al dispositivo de conmutación, que permita detectar y aislar de forma temprana al dispositivo en proceso de avería y evitar la propagación de la falla a todo el sistema electrónico. En [6, 7] se ha reportado y comprobado que un método de detección de averías lo más temprano posible, debe de estar basado en el comportamiento de la señal de compuerta procesada a partir de circuitos analógicos, lográndose tiempos de respuesta del orden de microsegundos. Con el desarrollo comercial del SiC-Mosfet y dado que el valor de capacitancia reportada por el fabricante es del orden de pF [8, 9], se hace necesario un análisis detallado de la señal de compuerta del SiC-Mosfet para la correcta selección de los valores de umbral más adecuados en la detección correcta de una avería y su

aislamiento como medida para evitar su propagación a todo el sistema de potencia.

En este artículo se validan los resultados de simulación de comportamiento de carga de la señal de compuerta-fuente del SiC-Mosfet con valores experimentales, para el proceso de validación se diseñó y armó un convertidor tipo elevador, el cual permite obtener datos experimentales controlados de carga en la capacitancia de entrada.

Los resultados obtenidos (simulación y experimental) permitieron identificar los valores de umbral más adecuados para configurar un sistema de detección de averías aplicado a la tecnología de carburo de silicio en convertidores de potencia.

## II. ANALISIS TRANSITORIO DEL MOSFET

Para obtener resultados de comportamiento de la capacitancia de entrada del SiC-Mosfet, se realizó la simulación del comportamiento de  $V_{GS}$  que depende del proceso de carga y descarga de  $C_{GS}$  y de la corriente de drenaje; además para asegurar resultados de simulación confiables se utilizó un modelo proporcionado por Cree, el fabricante del dispositivo. El dispositivo utilizado es el CMF10120 ( $I_D=10A$ ,  $V_{DS}=1200V$ ).

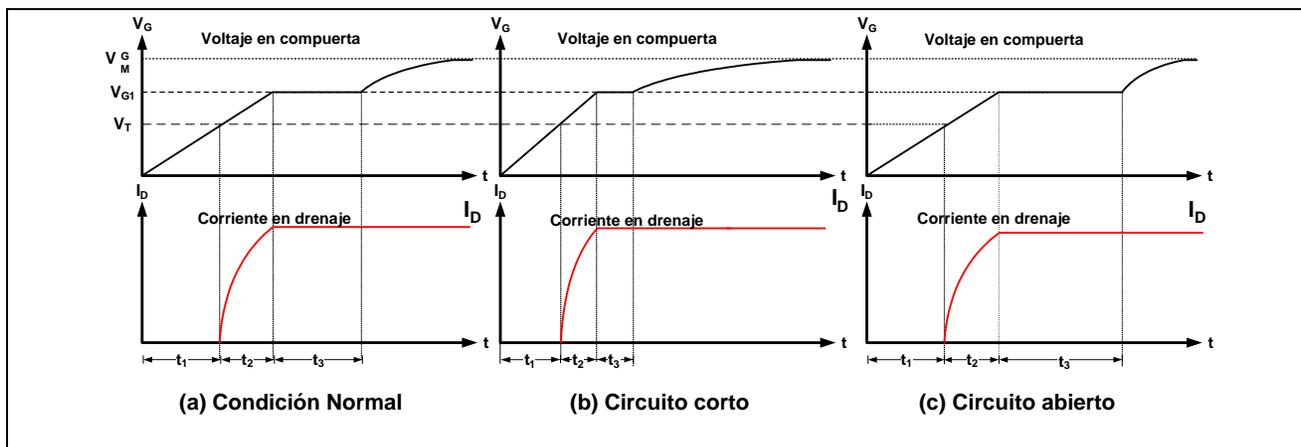


FIGURA 1. Evolución de  $V_{GS}$  al transitorio a conducción (a) condición normal, (b) circuito corto y (c) circuito abierto.

En la Figura 1 se muestra el comportamiento teórico que se espera de la señal de compuerta-fuente y su dependencia con la corriente de drenaje. El análisis teórico en la fase de conmutación a conducción es el siguiente:

### A. Intervalo de tiempo $t_1$

El voltaje de compuerta ( $V_{GS}$ ) que establece la evolución de la corriente de drenaje ( $I_D$ ), está condicionado por el comportamiento de carga que se establece en  $C_{GS}$ . La dinámica de carga es controlada en forma externa por el resistor de control  $R_G$ . De la Figura 1 se observa que mientras el voltaje de compuerta no alcance el valor de umbral,  $V_T$ , no se establecerá flujo de corriente entre las terminales de drenaje y de fuente, manteniéndose  $I_D=0$ . El tiempo que tarda el voltaje de compuerta en alcanzar el valor de  $V_T$  se define como tiempo de retardo a la conducción. La expresión que determina la evolución del voltaje dependiente del tiempo en el intervalo  $t_1$ , se define con la Ecuación 1 [10].

$$V_{GS} = V_{GM} \left\{ 1 - e^{-\frac{t}{R_G(C_{GS} + C_{GD})}} \right\}. \quad (1)$$

### B. Intervalo de tiempo $t_2$

Un instante de tiempo después de  $t_1$ , la corriente de drenaje empieza a incrementarse, la corriente del diodo se considera constante y se transfiere al Mosfet. En este caso la corriente de drenaje se incrementa en proporción al voltaje de compuerta. Debido al efecto Miller la capacitancia  $C_{GD}$  empieza a cargarse exponencialmente, proceso que es descrito por la Ecuación 2:

$$I_D(t) = g_m \left\{ V_{GM} \left( 1 - e^{-\frac{t}{R_G(C_{GS} + C_{GD})}} \right) - V_T \right\}. \quad (2)$$

### C. Intervalo de tiempo $t_3$

Al final de  $t_2$ , el total de corriente de carga se ha transferido del diodo al Mosfet, el diodo entra en bloqueo inverso y el voltaje de drenaje disminuye del valor  $V_S$  al valor  $V_{DS\_ON}$ .

Como la corriente es constante, el voltaje de compuerta también permanece constante, y el valor final se encuentra con la Ecuación 3.

### III. RESULTADO DE SIMULACION DE $V_{GS}$

$$V_{GS} = V_T + \frac{I_L}{g_m} = V_{G1} \quad (3)$$

Como el voltaje de compuerta es constante, toda la corriente fluye a la capacitancia  $C_{GD}$ , por lo que la corriente de compuerta se determina con la Ecuación 4.

$$I_G = \frac{V_{GM} - V_{G1}}{R_G} = \frac{1}{R_G} \left[ V_{GM} - \left( V_T + \frac{I_L}{g_m} \right) \right] \quad (4)$$

Para calcular el voltaje de drenaje como función del tiempo, se calcula el cambio del voltaje de compuerta-drenaje a cambio del tiempo, como la corriente de drenaje se mantiene constante en este intervalo, se obtiene la expresión 5.

$$\frac{dV_{GD}}{dt} = \frac{dV_{DS}}{dt} = \frac{I_G}{C_{GD}} = \frac{V_{GM} - \left( V_T + \frac{I_L}{g_m} \right)}{R_G C_{GD}} \quad (5)$$

Para encontrar el voltaje de drenaje se integra la expresión 5, obteniéndose la ecuación 6.

$$V_D(t) = V_S - \frac{V_{GM} - \left( V_T + \frac{I_L}{g_m} \right)}{R_G C_{GD}} t \quad (6)$$

Después de  $t_3$ , el voltaje de compuerta sigue creciendo hasta alcanzar el valor  $V_{GM}$ , pero el cambio de  $V_{GM}$  ya no tiene influencia sobre la corriente de drenaje ni el voltaje de drenaje ya que estos han alcanzado su valor estable.

Del comportamiento teórico presentado, la zona de interés principal a analizar es la región plana ( $V_{GS}$  constante) que ocurre durante el intervalo del tiempo  $t_3$  determinado por la Ecuación 2. Como se puede observar de (2), si existe un cambio en la  $I_D(t)$  (avería por corto o por circuito abierto), se induce un cambio en el comportamiento de la señal de compuerta  $V_{GS}$ , el comportamiento de la parte plana de  $V_{GS}$  como proceso de detección de falla en dispositivos de potencia ha sido comprobado en [6] y [7].

Para comprender la dinámica que se presenta en la carga de la capacitancia de entrada del SiC-Mosfet y determinar los valores de umbral más adecuados para el acotamiento de la parte plana de  $V_{GS}$ , se procede a simular el comportamiento del SiC-Mosfet a diferentes valores de corriente y de resistencia de compuerta, los resultados a obtener permitirán simular comportamiento de corto-circuito y circuito-abierto para la determinación de los valores de umbral a utilizar en el sistema de detección de averías.

En la Figura 2, se muestra el circuito que se utilizó como base de simulación para la obtención del comportamiento del SiC-Mosfet CMF10120.

En la Figura 3, se muestra el comportamiento de  $V_{GS}$  para  $I_D=1A$  con variación de  $R_G$ , donde el valor particular de  $R_G$  condiciona la dinámica de carga (tiempo de carga de  $C_{GS}$ ).

A valores pequeños de  $R_G$  se incrementa la dinámica de carga, pero se reduce la duración de la fase plana de carga de  $C_{GS}$ , y aumenta el valor del umbral de inicio, lo que dificulta su detección. A valores mayores de  $R_G$  se reduce la dinámica de carga, aumenta la duración de la fase de carga plana de  $C_{GS}$ , disminuyendo el umbral en el que se presenta más facilidad de detección de umbral.

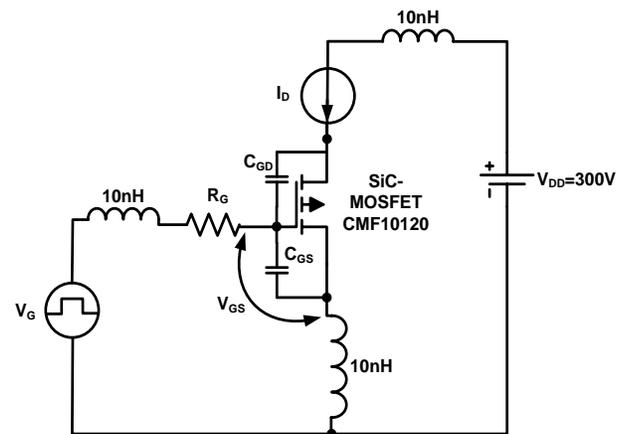


FIGURA 2. Circuito equivalente del SiC-Mosfet para análisis de comportamiento de  $C_{GS}$ .

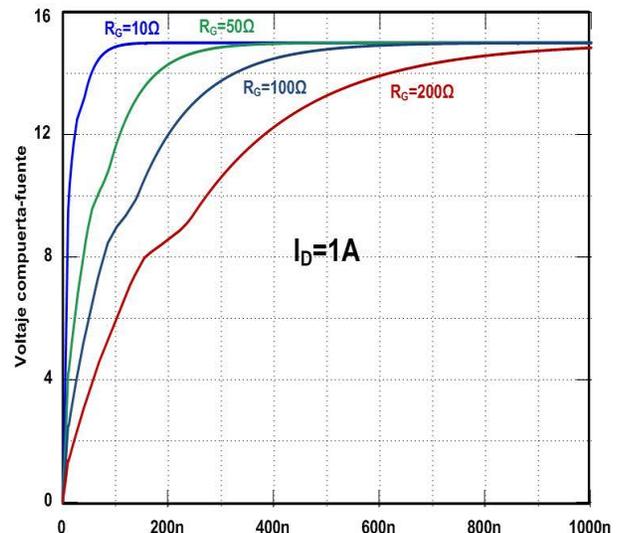


FIGURA 3. Comportamiento de  $V_{GS}$  para  $I_D=1A$  con  $R_G$  de 10Ω, 50Ω, 100Ω y 180Ω.

En la Figura 4, se muestra el comportamiento de  $V_{GS}$  para  $I_D=10A$  con variación de  $R_G$ . De la figura se puede observar que a valores pequeños de  $R_G$  se aumenta la dinámica de carga de  $C_{GS}$ , donde la ubicación de la fase plana aumenta con respecto a los valores de  $I_D=1A$ .

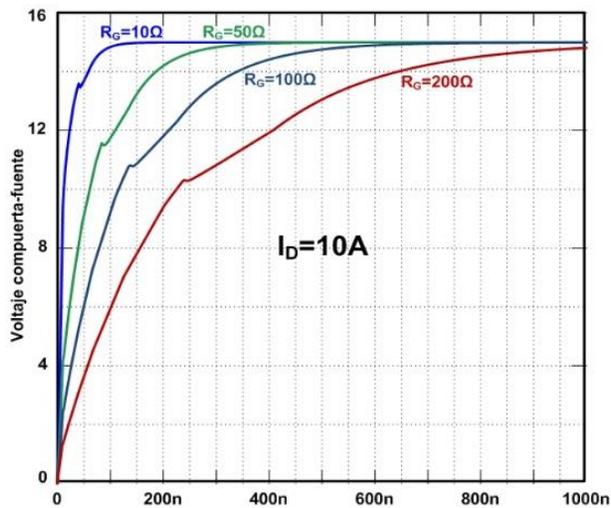


FIGURA 4. Comportamiento de  $V_{GS}$  para  $I_D=$  con  $R_G$  de  $10\Omega$ ,  $50\Omega$ ,  $100\Omega$  y  $180\Omega$ .

Del comportamiento encontrado de las Figuras 3 y 4 se concluye que el valor particular de  $R_G$  de  $180\Omega$ , permitirá una dinámica de carga adecuada de  $V_{GS}$  para su censado experimental de condiciones de corto circuito y circuito abierto.

En la Figura 5 se muestra el comparativo de  $V_{GS}$  para  $I_D=1A$  e  $I_D=10A$  con  $R_G=180\Omega$ . La fase plana presenta un umbral inferior  $\approx 8V$  y un umbral superior de  $\approx 12V$ . Es precisamente este cambio de umbral al inicio y al final de fase plana el que se aprovecha para determinar si el dispositivo de potencia está entrando en una fase de circuito abierto o fase de corto circuito.

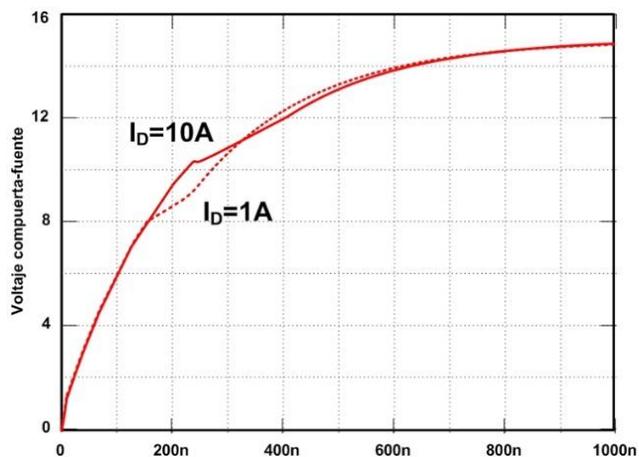


FIGURA 5. Comparativo de  $V_{GS}$  para  $I_D=1A$  e  $I_D=10A$  con  $R_G=180\Omega$ .

En la Figura 6, se muestra el comportamiento de la capacitancia de entrada para valores  $I_D$  de  $1A$ ,  $5A$  y  $10A$ .

Como se puede observar, el cambio en el comportamiento de  $C_{GD}$  inicia una vez que  $V_{GS}$  alcanza el valor de  $V_T$ .

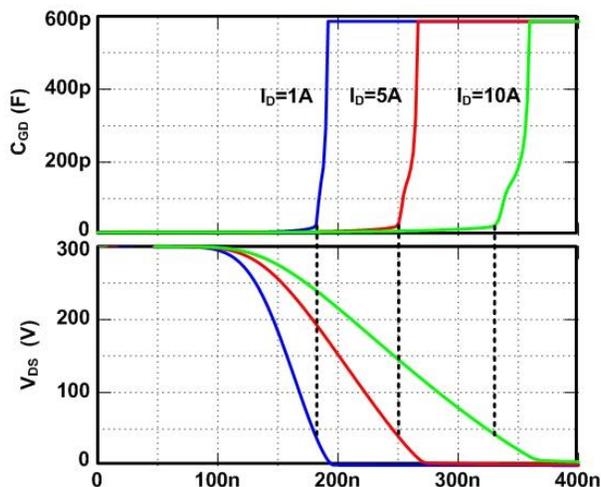


FIGURA 6. Capacitancia de entrada  $C_{GD}$  y  $V_{DS}$  para  $I_D=1A$ ,  $5A$  y  $10A$  con  $R_G=180\Omega$ .

Para determinar los valores de umbral más adecuados en la detección de avería, se procede a obtener resultados experimentales con el valor  $R_G=180\Omega$  seleccionado en los resultados de simulación.

### III. RESULTADOS EXPERIMENTALES DE $V_{GS}$

Para la obtención de resultados experimentales, se diseñó un convertidor tipo elevador, se utilizó este esquema electrónico ya que su principio de operación permite obtener resultados experimentales de carga de la capacitancia de compuerta del SiC-Mosfet en forma controlada. Los datos de diseño del convertidor elevador son:  $I_{OUT}=2A$ ,  $\Delta I_{IND}=1.2A$   $VO=300V$ ,  $\Delta VO=3V$  y  $F_{SW}=50Khz$  [11].

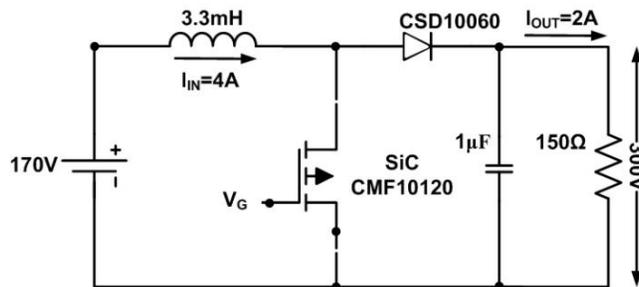


FIGURA 7. Convertidor tipo elevador.

En la Figura 8, se muestra el comportamiento experimental de  $V_{GS}$  para  $R_G=47\Omega$ . La traza amarilla es  $V_{GS}$  sin acondicionar y la traza verde es  $V_{GS}$  acondicionada a través de un amplificador de instrumentación (para su procesamiento posterior), lo que permitirá determinar más adecuadamente los valores de

umbral. Como se observa de la forma de onda experimental, se corrobora el comportamiento esperado de acuerdo a la simulación obtenida en la Figura 3 para  $R_G=50\Omega$ .

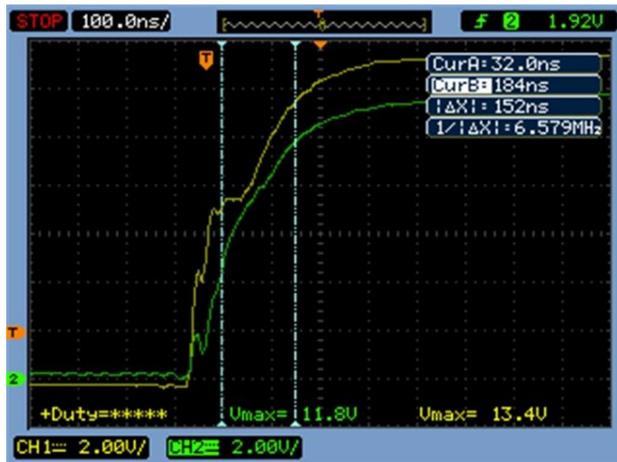


FIGURA 8. Comportamiento experimental de  $V_{GS}$  para  $R_G=47\Omega$  e  $I_D=4A$ .

En la Figura 9, se muestra el comportamiento experimental de  $V_{GS}$  para  $R_G=100\Omega$ . Como se observa de la forma de onda experimental, el comportamiento de la parte plana de carga de  $C_{GS}$  es más notorio, comportamiento teórico esperado de acuerdo a la Ecuación 2 y validado con la simulación de la Figura 3.

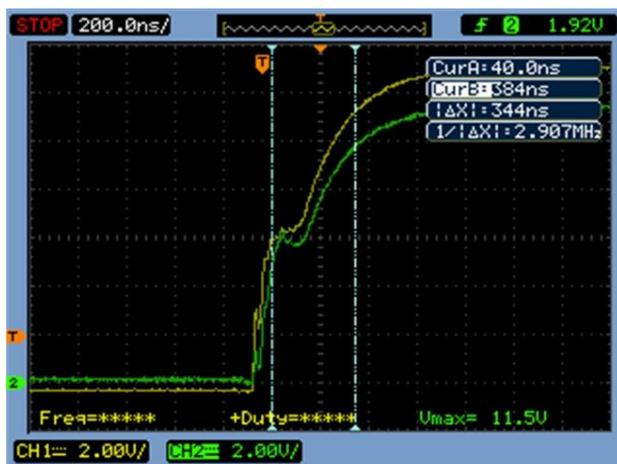


FIGURA 9. Comportamiento experimental de  $V_{GS}$  para  $R_G=100\Omega$ .

Finalmente, en la Figura 10, se muestra el comportamiento experimental  $V_{GS}$  para  $R_G=180\Omega$ . Este valor particular de  $R_G$ , que fue seleccionado en la fase de simulación, permite obtener un comportamiento experimental adecuado para que a partir de la señal acondicionada  $V_{GS}$ , se puedan determinar los valores de umbral para para configurar un sistema de detección de averías aplicado a la tecnología de carburo de silicio en

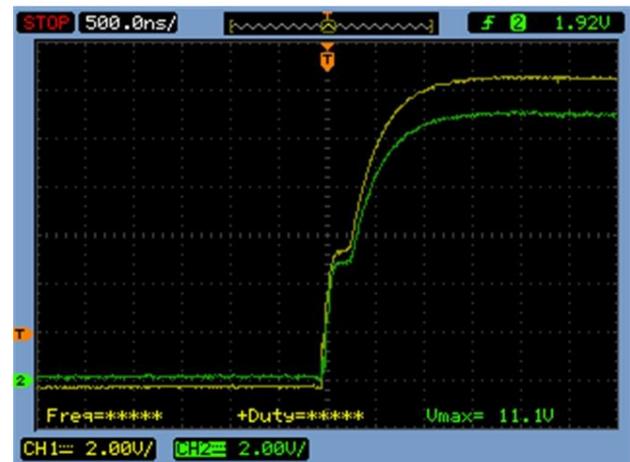


FIGURA 10. Comportamiento experimental de  $V_{GS}$  para  $R_G=180\Omega$ .

## IV. CONCLUSIONES

Se realizó análisis del comportamiento específico de la carga de capacitancia de entrada de un Mosfet de potencia en carburo de silicio. Donde los resultados obtenidos de simulación fueron corroborados con datos experimentales a partir de un convertidor tipo elevador. Se corroboró experimentalmente la elección de  $R_G$  a su valor óptimo, el cual permitió un adecuado acondicionamiento de la señal compuerta-fuente del Mosfet, y la determinación de los voltajes de umbral para su incorporación a un sistema de detección de averías.

## AGRADECIMIENTOS

Se agradece al IPN-COFAA por el apoyo otorgado para la realización de este trabajo a través del proyecto de investigación SIP-20130503.

## REFERENCIAS

- [1] Singh, S., *Reliability and performance limitations in SiC power devices*, Microelectronics Reliability **46**, 713–730 (2006).
- [2] Agarwal, A., Das, M., Hull, B., Sumi K., Palmour, J., Richmond, J., Sei-Hyung R. and Zhang, J., *Progress in silicon carbide power devices*, IEEE Devices Research Conference, 26-28 June (2006).
- [3] Zolper, J. C., *Emerging silicon carbide power electronics components*, IEEE Applied Power Electronics Conference and Exposition, 19-23 February (2005).
- [4] Holz, M., Hultsch, T. and Rupp, R., *Reliability considerations for recent Infineon SiC diode releases*, Microelectronics Reliability **47**, 1741–1745 (2007).

- [5] Ozpineci, B. and Tolbert, L. M., *Characterization of SiC Schottky diodes at different temperatures*, Power Electronics Letters **1**, 54-57 (2003).
- [6] Rodríguez-Blanco, M. A. Claudio-Sánchez, A., Theilliol, D., Vela-Valdés, L. G., Sibaja Terán, P., Hernández-González, L. and Aguayo-Alquisira, J., *A failure detection strategy for IGBT based on gate voltage behavior applied to a motor drive system*, *IEEE Transactions on Industrial Electronics* **58**, 1625-1633 (2011).
- [7] Rodríguez, M. A., López, M., Sibaja, P., Hernández, L., Vázquez, J. L., *Aspectos críticos en el diseño de un circuito de detección de fallas en el IGBT basado en la medición de la señal de compuerta*, Proc. IEEE Congreso Internacional sobre Innovación y Desarrollo Tecnológico, Cuernavaca Morelos México, 2010.
- [8] <http://www.cree.com>, visitado el 20 de marzo de 2014.
- [9] <https://www.infineon.com>, visitado el 20 de marzo de 2014.
- [10] Baliga, B. J., *Power semiconductor devices*, (PWS Publishing Company, North Carolina State University, 1996).
- [11] Mohan, N., Undeland, T. M. and Robbins, W. P., *Power electronics: converters, applications, and design*, 3rd Ed. (Wiley, USA, 2003).